

前 言

集成电路(芯片)(integrated circuit)是现代日常生活中不可缺少的。手机、电脑,以及所有日常家电中都有芯片在默默地工作。正是由于芯片功能的升级,才使得手机实现了 3G 和 4G 功能;平板电脑可以集成全球定位系统(global positioning system, GPS)、数字相机、网络电视等多项功能,音频/视频处理芯片及通信等嵌入式芯片是不可或缺的幕后功臣。光刻是集成电路制造中的关键技术,也是所有微纳器件制备过程中必不可少的一道工艺。正是由于光刻设备、材料和工艺的发展,才使得集成电路上的器件越做越小,芯片的集成度越来越高,单个晶体管的平均造价越来越低。

光刻(photolithography)是利用光化学反应原理把事先制备在掩模版(简称掩模, mask)上的图形转印到一个衬底(substrate)上的过程。光刻于 20 世纪 60~70 年代开始被应用于电子工业,电路板上的复杂线路就是用光刻技术做出来的。那时的光刻基本上都是接触式曝光(contact exposure),即:曝光时,掩模与涂了光刻胶(photo-resist)的衬底是相接触的。从 80 年代开始,投影式曝光(projection exposure)被广泛应用于集成电路制造中。掩模作为一个光学元件嵌入在光学系统中,曝光光线透过掩模版,经过投影光学系统(projection optics)投射在衬底表面;掩模不需要与衬底直接接触(这种掩模又有了一个新的英文名称“reticle”)。从此,光刻技术的发展就和集成电路技术节点(technology node)的推进(摩尔定律)密不可分。一方面,光刻技术的发展为生产更高集成度的芯片提供了技术保证;另一方面,市场对新技术节点器件的期望又促进了光刻技术的快速发展和产业化。

本书作者长期从事半导体光刻工艺、材料和专用设备研究。在国外先后参与和领导过 10~180nm 多个技术节点的光刻设备、工艺和材料的研究及其产业化。在本书中,作者把国外光刻研究和产业化的最新结果进行归纳、总结,系统性地介绍给国内同行,其中包括作者多年来研究先进光刻工艺的经验 and 体会。根据这些经验和体会,作者首次系统地提出一个先进光刻工艺研发的方法论,即:光刻技术的研发进入了一个以计算光刻为中心的时代;光刻技术研发的进度是以计算光刻和邻近效应修正(optical proximity correction, OPC)学习循环(learning cycle)来引导和驱动的。这一方法论的贯彻可以把光刻技术的各个方面有效地协调整合起来,缩短光刻工艺的研发周期。现代光刻工艺的研发是一个系统工程,它需要其他工艺单元的支持和协调一致的动作。

本书覆盖现代光刻技术的各个方面,包括设备、材料、仿真(计算光刻)和工艺。第 1 章是概述,对光刻技术涉及的各个方面进行简要介绍,目的是为以后各章内容的展开奠定基础。读者在看完这一章后,可以有选择地阅读随后的章节。对于只希望了解光刻技术一般知识的读者,这一章的内容也就够了。第 2~3 章介绍设备部分,包括

匀胶显影机(track)和光刻机(scanner)及其应用。匀胶显影机和光刻机是光刻的核心设备,它们协同合作完成晶圆的涂胶、曝光、烘烤和显影工艺。这两章的内容包括设备的内部结构、功能单元、工作原理以及使用方法。作为集成电路制造的核心设备,匀胶显影机和光刻机在进厂时必须完成验收,在日常使用中其性能必须受到严格的监控,以保证符合技术指标的要求。按照业界通行的规范,这两章对验收和监控的技术指标(specification)及其方法都进行了介绍。第4章介绍光刻工艺中使用的材料,包括光刻胶、抗反射涂层(anti-reflection coating)、抗水涂层(topcoat)和使用旋涂工艺的硬掩模(spin on hard mask)等。这些材料都是有机聚合物,该章介绍它们的分子结构、使用方法、功能以及必须达到的性能指标。第5章介绍掩模版及其管理,包括各种类型掩模的结构和工作原理、作为一个光学元件掩模对成像质量的影响、掩模发展的技术路线图、设计图形在掩模上的摆放。掩模是晶圆上所有图形的来源,对其进行质量控制尤为重要,为此,该章还介绍了掩模上缺陷的种类、检测和修补的方法,以及如何有效地管理掩模版。第6章介绍对准(alignment)和套刻误差(overlay)控制。现代集成电路工艺对套刻误差的要求已经在纳米量级,如何控制套刻误差是光刻中公认的技术难点。套刻误差的控制是由三个部分来协同完成的:光刻机的对准系统、套刻误差的测量系统、模型计算和修正反馈系统;该章对这些部分逐一加以讨论,分析误差的来源,针对性地提出解决方案。第7章介绍光学邻近效应修正与计算光刻(computational lithography)。193nm 浸没式光刻机的投影透镜停留在 1.35NA,无法进一步增大,光刻分辨率的进一步提高完全依赖于所谓的分辨率增强技术(resolution enhancement technology, RET),包括光源优化(illumination optimization)、邻近效应修正、添加辅助图形(assistant features)等,这些都必须依靠仿真计算来找到解决方案。该章按照仿真技术发展的顺序,系统介绍基于经验的光学邻近效应修正(rules-based OPC)、基于模型的光学邻近效应修正(model-based OPC)、亚分辨率的辅助图形(sub-resolution assistant features)、光源-掩模协同优化技术(source-mask co-optimizations)和反演光刻技术(inverse lithography technology)。第8章介绍如何根据产品的要求设置光刻工艺。作为一个工艺单元,光刻是为工艺集成服务的。该章介绍如何对一个特定的光刻层做工艺参数的设置、优化;对工艺的稳定性(process stability)进行日常监测(daily monitoring),并及时解决出现的技术问题。

光刻工艺完成后,对不符合要求的晶圆,可以将其表面的光刻胶去掉,清洗干净,重新进行光刻,即晶圆返工(rework)。第9章专门讨论晶圆返工与光刻材料清洗工艺,包括各种晶圆返工的方法、返工对晶圆衬底的不良影响、如何通过分析返工率(rework rate)发现光刻工艺中的问题。第10章介绍双重和多重曝光技术(double and multiple patterning)。目前最先进的 1.35NA 的 193nm 浸没式光刻机能够提供 36~40nm 的半周期(half-pitch)分辨率,能满足 28nm 逻辑技术节点的要求。小于这个尺寸,就需要双重或多重曝光技术,即把原来一层光刻的图形拆分(pattern split)到两个或多个掩模上,拆分后图形对光刻分辨率的要求大大下降。用多次光刻和刻蚀来实现原来一层设计的

图形。该章介绍各种方式的多重曝光以及掩模图形拆分技术，包括两次曝光(double exposure)、光刻-刻蚀-光刻-刻蚀(litho-etch-litho-etch)、光刻-冻结-光刻-刻蚀(litho-freeze-litho-etch)和自对准的双重/多重成像技术(self-aligned double/multiple patterning)。同时对多重图形拆分中的问题进行了重点讨论。第 11 章介绍极紫外光刻技术(extreme ultra-violet, EUV)。极紫外光刻的波长是 13.5nm，这么短的波长可以提供极高的分辨率。然而，极紫外光刻技术仍然处于研发阶段，目前的产能还不能满足量产的需要。该章首先介绍极紫外光刻的基本原理，包括光学系统的设计、反射式掩模版的结构、极紫外光刻胶的性能；然后讨论光学模型的特殊之处，及其对光源优化和掩模修正的影响；最后对其使用现状进行评估。

现代光刻技术起源于国外，很多专业词汇目前尚没有确定的汉语译法。同一个英文词汇，中国大陆和台湾地区、新加坡的译法都不一致。例如，“mask”在台湾通常被称为“光罩”，而大陆则称为“掩模版”或“掩模”。为了避免混淆，作者专门编写了一个中英文专业词汇对照表，供读者参考，也希望借这个对照表来规范英文光刻专业词汇的译法。国内的集成电路生产厂是和国际接轨的，即使是在做内部工作汇报时，工程师也习惯使用英文词汇。为此，本书在容易引起歧义的关键词汇旁边附上英文，以便于读者参照。有些英文词汇已经在业界得到了广泛应用，有其特定的含义，翻译成中文则显得很啰嗦。例如，“footing”和“scumming”是指由于显影不充分导致光刻胶图形底部宽大的现象。对这一类英文词汇，本书直接使用而不做翻译。

光刻是一门实用技术，在进行技术讨论时，无法回避具体的设备和材料。目前光刻工艺中所使用的主流设备和材料非常集中：光刻机由荷兰 ASML、日本 Nikon 和 Canon 公司垄断；匀胶显影设备由日本 TEL 和 Sokudo 把持；光刻胶由日本 JSR、TOK、ShinEtsu 等公司垄断。本书尽量抽取共性的技术来讨论，然而，太抽象的话又不符合读者的需要，不能有效地指导实际工作。解决的办法是，作者在书中提供了很多实例分析，这些实例使用的是最主流的设备 and 材料。集成电路生产和研发人员可以直接对照这些实例来调整自己的光刻工艺。光刻又是一门交叉学科，其内容涉及微电子学、光学、光化学、高分子材料和物理学。光刻设备还涉及机械设计、光机电一体化和自动控制。显然，本书无法涵盖所有这些学科。作者以集成电路制造中的光刻工艺为主线，对涉及的内容进行一些介绍。鉴于作者的专业方向所限，对有些学科内容的描述可能不够严谨，请读者谅解。

光刻技术的发展速度是惊人的，这种快速发展的动力来源于社会对高性能芯片的追求。然而，任何一种新型光刻技术必须首先得到业界大多数的认可后，才可能被应用于新产品的研发，这是集成电路光刻技术研发的一个特征。因为光刻设备和材料都非常昂贵，没有业界的共识，任何一项新技术都无法得到设备、材料和软件供应商足够的支持。一旦研发失败，就意味着一个技术节点产品的延误。光刻界通常的做法是互相做比对，即所谓的“benchmarking”，尽量使自己的技术路线与业界保持一致。国际光学工程学会(society of photo-optical instrumentation engineers, SPIE)每年一度的先

进光刻会议(SPIE advanced lithography conference)为这种技术交流提供了一个理想的平台。技术人员在这个会议上互相交流研究成果,达成共识。本书中的许多内容都是来自于这个会议的文集。

光刻是一门综合技术,是光学、化学、微电子制造、电路设计等各类学科的交集,同时,它又是一门较为边缘化的技术,其应用范围专而精。目前国内针对光刻的专门著作比较少,尤其是融合了目前主流光刻工艺以及计算光刻等内容的专著,鲜有问世。一面是当前国内集成电路设计和制造蓬勃发展的现状,一面是光刻类技术专著的匮乏,由此,笔者萌生了结合自己多年业界经验,写一本专门针对光刻领域,供广大集成电路制造从业人员以及光刻研究人员研读的综合光刻论著的想法。这正是作者撰写本书的初衷,希望能借此普及和推广国内集成电路从业人员对光刻技术的认知,同时为我国集成电路的发展略尽绵薄之力。

本专著得以顺利完成,首先要感谢中共中央组织部“千人计划”(海外高层次人才引进计划)。正是在“千人计划”的召唤下,作者于2013年回国工作,参与到国内集成电路的研究中,也有了机缘来撰写这本专著。其次要感谢国家02科技重大专项“超大规模集成电路制造技术及成套工艺”。“02专项”为我国集成电路制造技术的跨越式发展做出了令人瞩目的贡献,也为我国的工作提供了一个非常理想的平台。正是在“02专项”的资助下,我的光刻技术研究得以继续,并被国内集成电路企业大量采用。

特别感谢中国科学院微电子研究所的叶甜春研究员,“02专项”的组长和技术总师,本书的成文和出版离不开他对先进光刻工艺重要性的肯定和对研发工作的支持。感谢沈阳芯源微电子设备有限公司的宗润福研究员、武汉新芯集成电路制造有限公司的杨士宁博士、北京东方晶源微电子科技有限公司的俞宗强博士对作者工作的支持,没有他们的帮助,本书就不可能这么快与读者见面。感谢中国科学院微电子研究所的赵超研究员、朱慧珑研究员、闫江研究员、王文武研究员、李俊峰研究员、谢玲研究员和殷华湘研究员,跟你们在工作中良好的互动和合作,为本书提供了灵感和素材。

在准备书稿的过程中,作者的朋友、同事和学生都给予了很多帮助。粟雅娟参与了版图设计部分的讨论;郭沫然帮助整理了参考文献;董立松帮助编辑了书中的公式;段英丽、苏晓菁、陈颖、刘艳松、宋之洋帮助绘制了图表和曲线;于丽贤帮助编辑了化学反应式;张利斌帮助调研了多重曝光技术;孟令款参与了刻蚀内容的讨论;陈文辉、赵利俊、何建芳、马乐校对了对部分文稿。在此一并表示感谢。

韦亚一

2016年5月于北京

目 录

前言

第 1 章 光刻技术概述	1
1.1 半导体技术节点	1
1.2 集成电路的结构和光刻层	3
1.3 光刻工艺	4
1.4 曝光系统的分辨率和聚焦深度	6
1.4.1 分辨率	6
1.4.2 聚焦深度	9
1.4.3 调制传递函数	11
1.5 对设计的修正和版图数据流程	12
1.6 光刻工艺的评价标准	14
1.7 去胶返工	15
1.8 光刻工艺中缺陷的检测	16
1.8.1 旋涂后光刻薄膜中缺陷的检测	16
1.8.2 曝光后图形的缺陷检测	18
1.9 光刻工艺的成本	18
1.10 现代光刻工艺研发各部分的职责和协作	20
1.10.1 晶圆厂光刻内部的分工以及各单位之间的交叉和牵制	20
1.10.2 先导光刻工艺研发的模式	22
1.10.3 光刻与刻蚀的关系	23
参考文献	24
第 2 章 匀胶显影机及其应用	26
2.1 匀胶显影机的结构	26
2.2 匀胶显影流程的控制程序	28
2.3 匀胶显影机内的主要工艺单元	29
2.3.1 晶圆表面增粘处理	29
2.3.2 光刻胶旋涂单元	31
2.3.3 烘烤和冷却	36
2.3.4 边缘曝光	39
2.3.5 显影单元	40

2.4	清洗工艺单元	45
2.4.1	去离子水冲洗	46
2.4.2	晶圆背面清洗	47
2.5	匀胶显影机中的子系统	49
2.5.1	化学液体输送系统	49
2.5.2	匀胶显影机中的微环境和气流控制	57
2.5.3	废液收集系统	58
2.5.4	数据库系统	59
2.6	匀胶显影机性能的监测	59
2.6.1	胶厚的监测	59
2.6.2	旋涂后胶膜上颗粒的监测	60
2.6.3	显影后图形缺陷的监测	62
2.6.4	热盘温度的监测	64
2.7	集成于匀胶显影机中的在线测量单元	65
2.7.1	胶厚测量单元	66
2.7.2	胶膜缺陷的检测	67
2.7.3	使用高速相机原位监测工艺单元内的动态	68
2.8	匀胶显影机中的闭环工艺修正	68
2.9	匀胶显影设备安装后的接收测试	70
2.9.1	颗粒测试	70
2.9.2	增粘单元的验收	71
2.9.3	旋涂均匀性和稳定性的验收	71
2.9.4	显影的均匀性和稳定性测试	72
2.9.5	系统可靠性测试	72
2.9.6	产能测试	72
2.9.7	对机械手的要求	74
2.10	匀胶显影机的使用维护	74
	参考文献	75
第3章	光刻机及其应用	78
3.1	投影式光刻机的工作原理	79
3.1.1	步进-扫描式曝光	79
3.1.2	光刻机曝光的流程	80
3.1.3	曝光工作文件的设定	81
3.1.4	双工件台介绍	82
3.2	光刻机的光源及光路设计	83

3.2.1	光刻机的光源	83
3.2.2	投影光路的设计	86
3.2.3	193nm 浸没式光刻机	89
3.3	光照条件	90
3.3.1	在轴与离轴照明	90
3.3.2	光刻机中的照明方式及其定义	92
3.3.3	光照条件的设置和衍射光学元件	95
3.3.4	像素化和可编程的光照	96
3.3.5	偏振照明	97
3.4	成像系统中的问题	102
3.4.1	波前畸变的 Zernike 描述	103
3.4.2	对成像波前的修正	108
3.4.3	投影透镜的热效应	109
3.4.4	掩模版形状修正	111
3.4.5	掩模热效应的修正	111
3.4.6	曝光剂量修正	113
3.5	聚焦系统	115
3.5.1	表面水平传感系统	115
3.5.2	晶圆边缘区域的聚焦	117
3.5.3	气压表面测量系统	118
3.5.4	聚焦误差的来源与聚焦稳定性的监控	119
3.6	光刻机的对准系统	120
3.6.1	掩模的预对准和定位	120
3.6.2	晶圆的预对准和定位	121
3.6.3	掩模工件台与晶圆工件台之间的对准	122
3.6.4	掩模与晶圆的对准	123
3.6.5	对准标识的设计	127
3.7	光刻机性能的监控	131
3.7.1	激光输出的带宽和能量的稳定性	131
3.7.2	聚焦的稳定性	131
3.7.3	对准精度的稳定性	132
3.7.4	光刻机停机恢复后的检查	134
3.7.5	与产品相关的测试	134
	参考文献	135
	第 4 章 光刻材料	137

4.1	增粘材料	138
4.2	光刻胶	139
4.2.1	用于 I-线(365nm 波长)和 G-线(436nm 波长)的光刻胶	139
4.2.2	用于 248nm 波长的光刻胶	141
4.2.3	用于 193nm 波长的光刻胶	144
4.2.4	用于 193nm 浸没式光刻的化学放大胶	145
4.2.5	193nm 光刻胶的负显影工艺	155
4.2.6	光刻胶发展的方向	157
4.2.7	光刻胶溶剂的选取	162
4.3	光刻胶性能的评估	164
4.3.1	敏感性与对比度	165
4.3.2	光学常数与吸收系数	168
4.3.3	光刻胶的 Dill 参数	169
4.3.4	科西系数	170
4.3.5	光刻胶抗刻蚀或抗离子注入的能力	171
4.3.6	光刻胶的分辨率	176
4.3.7	光刻胶图形的粗糙度	177
4.3.8	光刻胶的分辨率、敏感性及其图形边缘粗糙度之间的关系	183
4.3.9	改善光刻胶图形边缘粗糙度的工艺	185
4.3.10	光刻胶旋涂的厚度曲线	185
4.3.11	Fab 对光刻胶的评估	186
4.4	抗反射涂层	188
4.4.1	光线在界面处的反射理论	189
4.4.2	底部抗反射涂层	191
4.4.3	顶部抗反射涂层	196
4.4.4	可以显影的底部抗反射涂层	197
4.4.5	旋涂的含 Si 抗反射涂层	202
4.4.6	碳涂层	205
4.5	用于 193nm 浸没式光刻的抗水涂层	209
4.5.1	抗水涂层材料的分子结构	210
4.5.2	浸出测试和表面接触角	211
4.5.3	与光刻胶的兼容性	212
4.6	有机溶剂和显影液	213
4.7	晶圆厂光刻材料的管理和规格要求	217
4.7.1	光刻材料的供应链	217
4.7.2	材料需求的预报和订购	217

4.7.3	光刻材料在匀胶显影机上的配置	217
4.7.4	光刻材料供应商必须定期提供给 Fab 的数据	218
4.7.5	材料的变更	220
	参考文献	220
第 5 章	掩模版及其管理	225
5.1	倍缩式掩模的结构	225
5.2	掩模保护膜	227
5.2.1	掩模保护膜的功能	227
5.2.2	保护膜的材质	228
5.2.3	蒙贴保护膜对掩模翘曲度的影响	229
5.2.4	保护膜厚度对掩模成像性能的影响	230
5.3	掩模版的种类	232
5.3.1	双极型掩模版	232
5.3.2	相移掩模	234
5.3.3	交替相移掩模	238
5.4	掩模的其他技术问题	242
5.4.1	衍射效率及掩模三维效应(M3D)	242
5.4.2	交替相移掩模上孔径之间光强的差别	243
5.4.3	交替相移掩模用于光学测量	244
5.4.4	掩模版导致的双折射效应	246
5.5	掩模发展的技术路线	248
5.6	掩模图形数据的准备	249
5.7	掩模的制备和质量控制	253
5.7.1	掩模基板	254
5.7.2	掩模上图形的曝光	256
5.7.3	掩模版刻蚀工艺	257
5.7.4	掩模的规格参数	259
5.7.5	掩模缺陷的检查和修补	261
5.8	掩模的缺陷及其清洗和检测方法	263
5.8.1	掩模缺陷的分类和处理办法	263
5.8.2	清洗掩模的方法	268
5.8.3	掩模缺陷检测的方法	270
5.8.4	测试掩模的设计	273
5.8.5	掩模缺陷对成像影响的仿真评估	274
5.9	晶圆厂对掩模的管理	276

5.9.1	晶圆厂与掩模厂的合作	276
5.9.2	掩模管理系统	276
	参考文献	281
第 6 章	对准和套刻误差控制	285
6.1	光刻机的对准操作	287
6.1.1	对准标识在晶圆上的分布	288
6.1.2	曝光区域网格的测定	289
6.1.3	曝光区域网格的修正	289
6.1.4	光刻机的对准操作	291
6.2	套刻误差测量	293
6.2.1	套刻误差测量设备	293
6.2.2	套刻误差测量的过程	294
6.2.3	常用的套刻标识	296
6.2.4	曝光区域拼接标识	299
6.2.5	基于衍射的套刻误差测量	300
6.3	套刻误差测量结果的分析模型与修正反馈	303
6.3.1	测量结果	303
6.3.2	套刻误差的分析模型	304
6.3.3	对每一个曝光区域进行独立修正	308
6.4	先进工艺修正的设置	310
6.5	导致套刻误差的主要原因	311
6.5.1	曝光时掩模加热变形对套刻误差的影响	313
6.5.2	负显影工艺中晶圆的热效应对套刻误差的影响	314
6.5.3	化学研磨对套刻误差的影响	315
6.5.4	厚胶工艺对套刻误差的影响	315
6.5.5	掩模之间的对准偏差对晶圆上套刻误差的影响	316
6.6	产品的对准和套刻测量链	316
6.6.1	曝光时的对准和套刻误差测量方案	316
6.6.2	对准与套刻测量不一致导致的问题	318
6.6.3	单一机器的套刻误差与不同机器之间的套刻误差	321
	参考文献	323
第 7 章	光学邻近效应修正与计算光刻	325
7.1	光学模型	325
7.1.1	薄掩模近似	326
7.1.2	考虑掩模的三维效应	328

7.1.3 光学模型的发展方向	330
7.2 光刻胶中光化学反应和显影模型	331
7.3 光照条件的选取与优化	333
7.3.1 分辨率增强技术	333
7.3.2 光源-掩模协同优化	338
7.4 光学邻近效应修正 (OPC)	343
7.4.1 基于经验的光学邻近效应修正	344
7.4.2 基于模型的光学邻近效应修正	347
7.4.3 与光刻工艺窗口相关联的邻近效应修正 (PWOPC)	357
7.4.4 刻蚀对 OPC 的影响	358
7.4.5 考虑衬底三维效应的 OPC 模型	359
7.4.6 考虑光刻胶三维效应的 OPC 模型	360
7.5 曝光辅助图形	360
7.5.1 禁止周期	360
7.5.2 辅助图形的放置	362
7.5.3 基于经验的辅助图形	363
7.5.4 基于模型的辅助图形	366
7.6 反演光刻技术	368
7.7 坏点 (hot spot) 的发现和排除	368
7.8 版图设计规则的优化	370
7.8.1 设计规则优化原理及流程	370
7.8.2 设计规则优化实例	371
7.8.3 设计和工艺的协同优化 (DTCO)	373
7.9 先导光刻工艺的研发模式	374
7.9.1 光学邻近效应修正学习循环	374
7.9.2 光刻仿真软件与 OPC 软件的区别	375
7.9.3 掩模制备工艺对 OPC 的限制	375
参考文献	376
第 8 章 光刻工艺的设置与监控	379
8.1 工艺标准手册	379
8.2 测量方法的改进	382
8.2.1 散射仪测量图形的形貌	382
8.2.2 混合测量方法	383
8.2.3 为控制而设计测量图形的概念	384
8.3 光刻工艺窗口的确定	385

8.3.1	FEM 数据分析	385
8.3.2	晶圆内与晶圆之间线宽的稳定性	390
8.3.3	光刻胶的损失与切片检查	392
8.3.4	光刻工艺窗口的进一步确认	393
8.3.5	工艺窗口的再验证	394
8.3.6	工艺窗口中其他关键图形的行为	395
8.4	工艺假设与设计手册	396
8.5	使用 FEM 晶圆提高良率	398
8.6	掩模误差增强因子	404
8.6.1	掩模误差增强因子(MEEF)的定义与测量	404
8.6.2	减少 MEEF 的措施	406
8.6.3	掩模成像时的线性	406
8.7	光刻工艺的匹配	408
8.7.1	光刻机之间光照条件的匹配	408
8.7.2	掩模之间的匹配	412
8.7.3	光刻胶之间的匹配	413
8.8	工艺监控的设置与工艺能力的评估	413
8.8.1	工艺监控的设置	413
8.8.2	工艺能力指数 C_p 和 C_{pk}	414
8.9	自动工艺控制的设置	415
8.9.1	线宽的控制	416
8.9.2	晶圆内线宽均匀性的控制	418
8.9.3	套刻误差的控制	419
8.10	检查晶圆上的坏点	420
	参考文献	420
第 9 章	晶圆返工与光刻胶的清除	423
9.1	晶圆返工的传统工艺	423
9.2	三层光刻材料(resist/SiARC/SOC)的返工工艺	424
9.2.1	“干/湿”工艺	425
9.2.2	去除空白晶圆上的 SiARC 或 SOC	427
9.2.3	三层材料中只去除光刻胶	429
9.2.4	工艺失败后晶圆返工的分流处理	430
9.3	后道(BEOL)低介电常数材料上光刻层的返工	430
9.3.1	双大马士革工艺流程	431
9.3.2	返工导致 SiO_2 (TEOS) 损失	432

9.3.3 高偏置功率的等离子体会导致衬底受伤	433
9.4 光刻返工原因的分析	433
9.4.1 返工常见原因的分类	435
9.4.2 快速热处理和激光退火导致晶圆变形	436
9.5 晶圆返工的管理	437
9.6 离子注入后光刻胶的清除	438
9.6.1 技术难点	438
9.6.2 “干/湿”法去除光刻胶	439
9.6.3 “湿”法去除光刻胶	440
9.6.4 一些新进展	440
参考文献	441
第 10 章 双重和多重光刻技术	443
10.1 双重曝光技术	443
10.1.1 X/Y 双极照明的双重曝光	444
10.1.2 使用反演计算设计双重曝光	445
10.2 固化第一次图形的双重曝光 (LFLE) 工艺	447
10.2.1 形成表面保护层的固化技术	447
10.2.2 使用高温交联光刻胶的固化技术	449
10.2.3 通孔的合包与分包	450
10.2.4 其他的固化方案	451
10.3 双重光刻 (LELE) 工艺	451
10.3.1 双沟槽光刻技术	451
10.3.2 使用负显影实现双沟槽	454
10.3.3 双线条光刻技术	456
10.3.4 含 Si 的光刻胶用于双线条工艺	458
10.3.5 双线条工艺中 SiARC 作为硬掩模层	458
10.3.6 “LE+Cut” 工艺	460
10.3.7 光刻机对准偏差和分辨率对 LELE 工艺的影响	461
10.4 三重光刻技术 (LELELE)	463
10.5 自对准双重成像技术 (SADP)	464
10.5.1 a-C 做 “mandrel” /SiN 或 SiO ₂ 做 “spacer” /SiO ₂ 或 SiN 做硬掩模	468
10.5.2 光刻胶图形做 “mandrel” /SiO ₂ 做 “spacer” /a-C 做硬掩模	469
10.5.3 SiO ₂ 做 “mandrel” /TiN 做 “spacer” /SiN 做硬掩模	471
10.5.4 自对准技术在 NAND 器件中的应用	472
10.5.5 自对准的重复使用 (SAQP, SAOP)	473

10.5.6	SADP 和 LE 结合实现三重成像	476
10.5.7	自对准实现三重图形叠加	477
10.5.8	“SAMP+Cut”工艺	478
10.6	掩模图形的拆分	480
10.6.1	适用于 LELE 工艺的图形拆分	480
10.6.2	适用于 LELELE 工艺的图形拆分	484
10.6.3	适用于 SADP 的图形拆分	486
10.7	双重显影技术	489
	参考文献	490
第 11 章	极紫外(EUV)光刻技术	494
11.1	极紫外光刻机	495
11.1.1	EUV 反射镜	495
11.1.2	EUV 光刻机的曝光系统	497
11.1.3	光照条件的设置	498
11.1.4	EUV 光刻机研发进展及技术路线	499
11.1.5	更大数值孔径 EUV 光刻机的技术挑战	500
11.2	极紫外光源	502
11.2.1	EUV 光源的结构	502
11.2.2	光源输出功率与产能的关系	504
11.2.3	波段外的辐射	505
11.3	EUV 掩模版	507
11.3.1	EUV 掩模缺陷的控制	510
11.3.2	EUV 掩模的清洗	512
11.3.3	EUV 掩模保护膜的研发	514
11.3.4	EUV 空间像显微镜	516
11.3.5	EUV 相移掩模	517
11.4	极紫外光刻胶	519
11.4.1	光刻胶的放气检测	519
11.4.2	EUV 胶的分辨率、图形边缘粗糙度和敏感性	521
11.4.3	吸收频谱外辐射的表面层材料	526
11.4.4	底层材料	526
11.5	计算光刻在 EUV 中的应用	528
11.5.1	EUV 光源与掩模的协同优化	529
11.5.2	OPC 方法在 EUV 与 DUV 中的区别	532
11.6	极紫外光刻用于量产的分析	535

11.6.1 极紫外光刻技术的现状	535
11.6.2 EUV 光刻中的随机效应	535
11.6.3 EUV 与 193i 之间的套刻误差	537
11.6.4 实例分析	537
参考文献	540
中英文光刻术语对照	546
彩图	

第 1 章 光刻技术概述

光刻是集成电路制造中的一道关键工艺，它是利用光化学反应(photo-chemical reaction)原理把事先制备在掩模上的图形转印到一个衬底(晶圆)上，使选择性的刻蚀和离子注入成为可能。光刻是微纳器件制备过程中的一个至关重要的环节；不管是半导体器件、光电器件，还是微米/纳米机电系统(micro/nano-electro-mechanical systems, M/NEMS)的制备都离不开光刻工艺。特别是在超大规模集成电路的制造中，正是因为光刻设备、材料和工艺的发展，才使得集成电路上的器件能越做越小，芯片的集成度越来越高，单个晶体管的平均造价越来越低。本章对光刻技术涉及的各个方面进行简要概述，目的是为以后各章内容的展开奠定基础。

1.1 半导体技术节点

在半导体领域，集成电路上器件的尺寸是用所谓的技术节点来描述的。技术节点定义的权威文件是国际半导体技术路线图(international technology roadmap for semiconductors, ITRS)^[1]。它是由国际半导体制造技术联盟(semiconductor manufacturing technology initiative, SEMATECH)和全球集成电路生产商共同制定的，意在指导行业内的技术开发。半导体设备和材料供应商可以通过这个路线图了解集成电路制造技术的发展方向和下一步的需求，从而提前安排新设备和新材料的研发。国际半导体技术路线图每两年发布一个新版本，并保持不断的补充和更新。

不同种类集成电路的设计是有很大区别的，制造时的工艺流程也不太一样。逻辑器件(logic devices)主要是指以互补金属氧化物半导体(complementary metal oxide semiconductor, CMOS)为基础的数字逻辑器件，它包括高性能(high performance)器件与低功耗(low power)器件。高性能器件设计复杂，功耗较大。台式电脑中的微处理器(microprocessor unit, MPU)就属于高性能器件。低功耗器件主要用于移动通信设备中。逻辑器件的结构比较复杂，在制造流程中一般需要更多的光刻层。逻辑器件的发展方向是在栅极使用高 κ 值的介电材料(high- κ gate dielectric)和金属栅极(metal gate electrodes)，以及采用鳍式场效应晶体管(fin field-effect transistor, FinFET)^[2]。存储器件包括动态随机存储器(dynamic random access memory, DRAM)和闪存器件(flash memory)。存储器件的设计相对简单，制造时所需要的光刻层较少^[3]。

逻辑器件与存储器件对各光刻层的线宽要求是不一样的，因此，其技术节点的定义也有差别。逻辑器件一般使用其栅极(gate)的长度(gate length)作为技术节点的标

志。例如，32nm 技术节点逻辑器件，其栅极的长度是 32nm 左右，栅极层的周期 (contacted poly pitch, CPP) 则是 130nm 左右。随机存储器 and 闪存器件也使用器件中栅极的长度作为技术节点的标志，然而，与逻辑器件不同的是，存储器件的栅极是由密集 (线宽与线间距是 1:1) 线条构成的，它代表了整个器件中最小的周期。例如，制造 32nm 技术节点随机存储器，光刻工艺必须要能实现 32nm 半周期的图形。在逻辑器件中，第一层金属 (Metal 1) 具有类似于存储器件的等间距密集线条，即逻辑器件第一层金属中的线宽 (line width) 和线之间的间隔 (space) 是相同的。但是，逻辑器件密集图形的周期 (pitch) 一般要远大于同一技术节点的存储器件。例如，32nm 逻辑器件第一层金属的周期是 100nm 左右，而不是 64nm。

这里再进一步讨论存储器件光刻图形的特色。一般来说，存储器件掩模的中心区域是存储单元部分 (cell)，它是一块规则的一维图形，其线宽就是这一层的最小线宽。围绕着存储单元的是周边图形 (periphery)，它实现存储单元的读写功能。周边图形是二维结构，比较复杂，与逻辑器件的设计图类似，但其线宽要比存储单元大。

从一个技术节点到下一个技术节点，器件的关键线宽 (critical dimension, CD) 是按 0.7 倍缩减。32nm 节点的下一个节点就是 $32\text{nm} \times 0.7 \approx 22\text{nm}$ 节点。从集成电路发展的历史来看，一般需要 18 个月至 2 年的时间来完成一个新技术节点的研发，这就是所谓的摩尔定律 (Moore's law)。摩尔定律是由美国英特尔 (Intel) 公司的创始人之一 Moore 于 1965 年提出，其一直能比较好地预测新技术节点到来的时间。摩尔定律的本质是市场对高性价比芯片的不懈追求。随着集成度的不断提高，单个晶体管的平均造价一直以每年 30%~35% 的速度下降^[4]。

新技术节点产品的研发一般需要新的设备和材料，这些新设备和新材料通常都是与新工艺的研发同步进行、逐步成熟的。为了尽早地生产出更高性能的器件并推向市场，集成电路生产商在新技术节点成熟之前，总是设法利用现有的设备来研发和生产比现有技术节点更小的产品，即所谓的“半节点”产品。“半节点”的关键线宽缩减达不到 70%，但能较早地投入市场。例如，介于 45nm 和 32nm 节点之间的 40nm 逻辑器件；介于 32nm 和 22nm 节点之间的 28nm 逻辑器件。表 1.1 列出了这些技术节点所代表的器件中的关键线宽。同一技术节点不同功能的集成电路，其关键线宽会和表 1.1 中所列的值略有偏差。

表 1.1 各技术节点逻辑器件中的关键线宽^[5]

逻辑器件节点 (logic node)	45nm	40nm	32nm	28nm	22nm	20nm	16nm	14nm
衬底材料 (substrate)	SOI	Bulk	SOI	Bulk	SOI	Bulk	SOI	Bulk
栅极周期 (CPP)	185nm	165nm	130nm	115nm	90nm	90nm	64nm	64nm
第一层金属周期 (MI Pitch)	150nm	120nm	100nm	90nm	80nm	64nm	64nm	48nm
等价的半周期节点 (DRAM/flash node)	75nm	60nm	50nm	45nm	40nm	32nm	32nm	24nm

注：SOI 指 Silicon on insulator；Bulk 指 Si 体材料

1.2 集成电路的结构和光刻层

集成电路是依靠所谓的平面工艺一层一层制备起来的。对于逻辑器件，简单地说，首先是在 Si 衬底上划分制备晶体管的区域 (active area)，然后是离子注入实现 N 型和 P 型区域，其次是做栅极，随后又是离子注入，完成每一个晶体管的源极 (source) 和漏极 (drain)。这部分工艺流程是为了在 Si 衬底上实现 N 型和 P 型场效应晶体管，又被称为前道 (front end of line, FEOL) 工艺。与之相对应的是后道 (back end of line, BEOL) 工艺，后道实际上就是建立若干层的导电金属线，不同层金属线之间由柱状金属相连。目前大多选用 Cu 作为导电金属，因此后道又被称为 Cu 互联 (interconnect)。这些铜线负责把衬底上的晶体管按设计的要求连接起来，实现特定的功能。前道 (器件) 与后道 (Cu 互联) 之间是中道 (middle of line, MOL)，通常使用金属钨 (W) 把晶体管的源 (S)、栅 (G)、漏 (D) 与后道的第一层金属相连。随着器件密度的提高，在极小区域实现器件之间的连接变得非常困难，因此，中道的制备也变得越来越复杂；20nm 逻辑器件的良率问题往往发生在中道。图 1.1 是一个逻辑器件的剖面示意图。

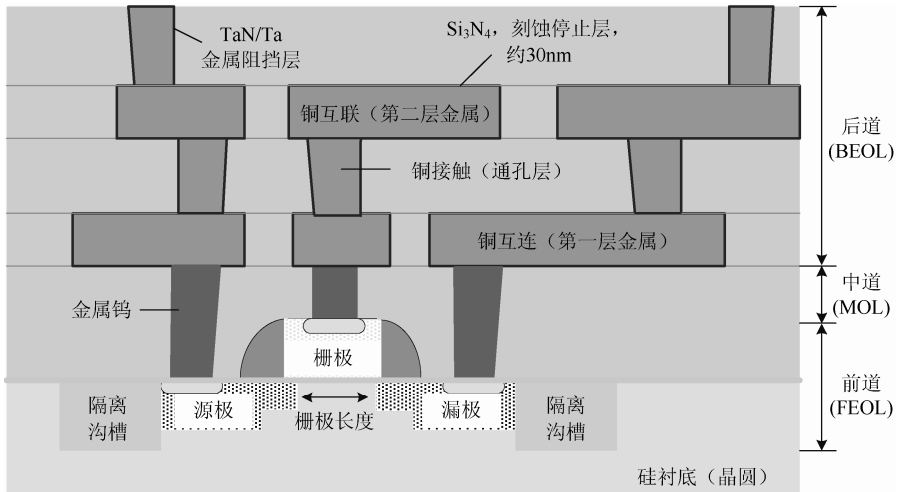


图 1.1 一个逻辑器件的剖面示意图

在集成电路制造的完整流程中，需要进行很多次光刻。有些光刻层的图形尺寸较大，例如，栅极之前的离子注入层；而有些光刻层的图形较小，例如，栅极层和第一个金属层。这些较小图形光刻层的工艺水平通常决定了集成电路的性能和器件的良率，因此，又被称为关键光刻层 (critical layer)。例如，在逻辑器件中确定晶体管区域的光刻层 (shallow trench insulate, STI)、栅极光刻层、实现前后道连接的光刻层 (contact) 和实现第一层金属的光刻层 (Metal 1) 具有较小的图形，光刻工艺比较复杂，通常被认

为是关键光刻层。在研发一个新技术节点的光刻工艺时，非关键层基本上可以继续沿用上一个节点的工艺，而关键层则需要研发新的工艺。

1.3 光刻工艺

光刻工艺的基本流程(process flow)如图 1.2 所示。首先是在晶圆(或衬底)表面涂上一层光刻胶并烘干。烘干后的晶圆被传送到光刻机里面。光线透过一个掩模把掩模上的图形投影在晶圆表面的光刻胶上，实现曝光，激发光化学反应。对曝光后的晶圆进行第二次烘烤，即所谓的曝光后烘烤(post-exposure bake, PEB)，后烘烤使得光化学反应更充分。最后，把显影液喷洒到晶圆表面的光刻胶上，使得曝光图形显影(develop)。显影后，掩模上的图形就被存留在了光刻胶上。涂胶、烘烤和显影都是在匀胶显影机中完成的，曝光是在光刻机中完成的。匀胶显影机和光刻机一般是联机作业的，晶圆通过机械手在各单元和机器之间传送。整个曝光显影系统是封闭的，晶圆不直接暴露在周围环境中，以减少环境中有害成分对光刻胶和光化学反应的影响。

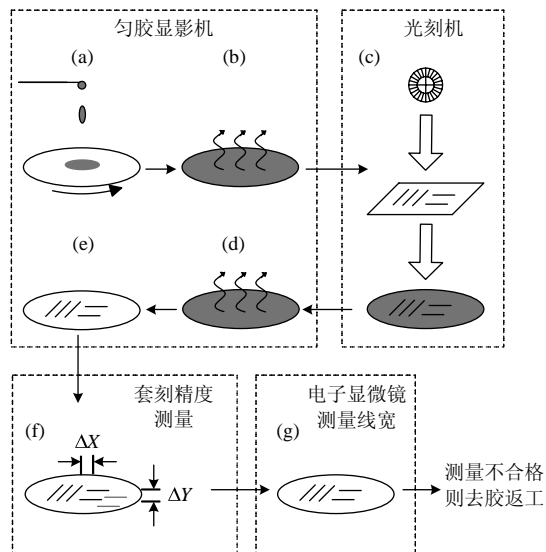


图 1.2 现代光刻工艺的基本流程和光刻后的检测步骤

(a)涂胶；(b)软烘；(c)曝光；(d)后烘；(e)显影；(f)光刻胶图形套刻误差测量；(g)测量光刻胶图形线宽

光刻之后是对光刻胶上的图形做检测(metrology)，看其是否符合要求。第一是测量图形的套刻误差(overlay)，即光刻胶上的图形和晶圆衬底里前面工序留下的图形是否对准。第二是测量图形的尺寸，一般是依靠高分辨率的电子显微镜(scanning electron microscope, CD-SEM)来测量光刻胶图形的尺寸。测量合格的晶圆将被送到下一道工序，而不合格的晶圆将被送去返工(rework)。返工是用化学的办法把晶圆表面的光刻

胶清除掉，然后重新开始光刻工艺。根据实际工艺的需要，以上流程可以增加也可以简化，例如，在晶圆上添加抗反射涂层的涂布和烘干。在生产线上并不是每一片晶圆都需要做套刻误差与线宽测量的。一般来说，在一盒晶圆(称为一个“lot”)中只需要抽取两片来进行套刻误差和线宽测量。特别是对于成熟的光刻工艺，晶圆的抽样数可以进一步减少。

整个光刻工艺需要使用许多专用设备和材料。专用设备包括匀胶显影机、光刻机、套刻误差测量仪、扫描电子显微镜以及晶圆返工时用到的去胶清洗机。专用材料包括各种抗反射涂层、光刻胶、抗水顶盖涂层、显影液以及各种有机溶剂等。在光刻工艺中，掩模、曝光系统和光刻胶这三者及其相互作用最终决定了光刻胶上图形的形状。掩模供应商不断提高掩模制备技术，并对掩模上的图形做各种修正，使得掩模上的图形在晶圆上能更好地成像。光刻机供应商不断降低曝光系统的像差(aberration)、优化光照条件(illumination conditions)，使得曝光分辨率不断提高。光刻胶供应商则对光化学反应的机理进行不断探索，新型光刻胶甚至能把相对模糊的像转换成具有陡峭侧壁的光刻胶图形。

光刻工艺完成后，有时还需要对光刻胶再做一次烘烤。这次烘烤的目的是使得光刻胶图形更加的坚硬，为后续工艺提供方便。这次烘烤又被称为坚膜烘烤(hard bake)。坚膜烘烤的温度必须控制好，不能高于光刻胶的玻璃转变温度(glass transition temperature, T_g)；否则光刻胶会软化，导致形状的改变。坚膜烘烤大多用于 I-线(365nm 波长)的光刻工艺，在 248nm 以后已经很少使用。图 1.3 是 I-线胶的形状随坚膜烘烤温度变化的电镜照片。

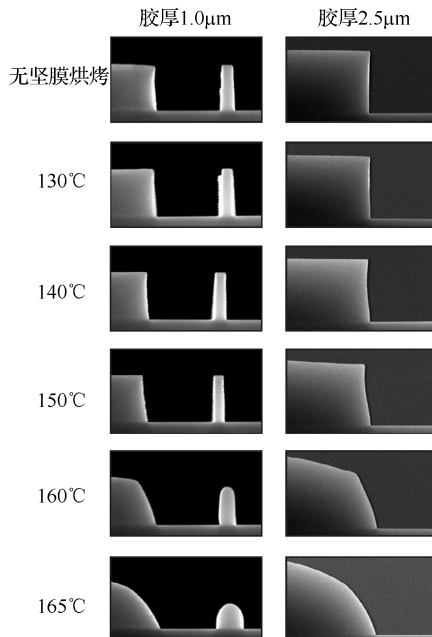


图 1.3 不同烘烤温度后光刻胶(I-线)的电镜照片(切片以便看清楚形状的变化)

1.4 曝光系统的分辨率和聚焦深度

1.4.1 分辨率

集成电路生产中使用的投影式光刻机的曝光系统可以等效地用所谓的科勒(Koehler)光学模型来描述,如图 1.4 所示^[6]。光源位于会聚透镜(condenser lens)的焦平面上。通过会聚透镜后,光线照射在掩模上,产生衍射光束 $0, \pm 1, \pm 2, \dots$ 。投影透镜组(projection lens)的大小将决定多少衍射光将被收集并聚焦到晶圆表面,在晶圆表面形成掩模图形的像。较大的镜头将有更大的分辨能力,因为它能够收集到更多的衍射光线。掩模上的图案和晶圆上图像尺寸的比例可以通过光学系统来调节,目前先进光刻系统中的比例是 $4:1$ 。在 193nm 浸没式光刻机中,晶圆与投影透镜之间填充了水,其他光刻机仍然是空气。

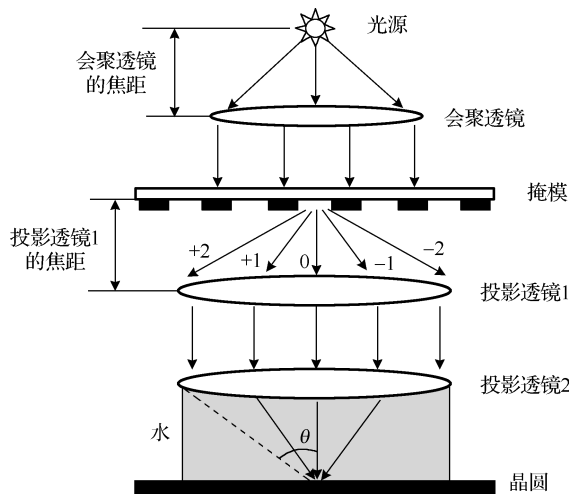


图 1.4 曝光系统光路示意图

考虑掩模上两个相邻的点 A 与 B , 它们在晶圆表面成的像是 A' 与 B' , 如图 1.5 所示。 A 与 B 之间的距离最小必须是多少, A' 与 B' 才能被清晰地分辨出来? 瑞利(Rayleigh)早在 1879 年就给出了这个问题的答案, 即所谓的瑞利判据(Rayleigh criterion): A 、 B 之间的最小距离是埃利(Airy)图形的第一极小值, 即

$$\text{Resolution} = \frac{1.22\lambda f}{d} = \frac{1.22\lambda f}{n(2f \sin \theta)} = \frac{0.61\lambda f}{n \sin \theta} = k_1 \frac{\lambda}{\text{NA}} \quad (1.1)$$

式中, d 是光瞳的孔径; f 是透镜的焦距; k_1 是一个常数; λ 是光源的波长; NA 是投影透镜的数值孔径(numerical aperture, NA), 定义为 $n \sin \theta$ 。 θ 是曝光光线在晶圆表

面的最大入射角，如图 1.4 所示。对于 193nm 浸没式光刻机， $n = 1.44$ (水在 193nm 波长时的折射率)。其余光刻机，透镜和晶圆之间都是空气， $n = 1$ 。

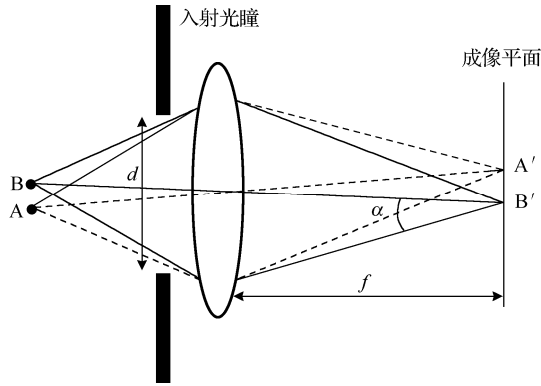


图 1.5 曝光系统分辨率分析示意图

式(1.1)表明，光刻机分辨率的提高可以通过减小曝光光源的波长(λ)和增大投影透镜的数值孔径(NA)来实现。事实上，光刻机的波长已经经历了从 435nm(G-线)、365nm(I-线)、248nm(深紫外, DUV)，到目前的 193nm(ArF)的发展历程。具有 13.5nm 波长的极紫外(EUV)光刻机也已投入使用。投影透镜的数值孔径也经历了从 0.4 到 0.93 的发展。在 193nm 浸没式光刻机中，由于晶圆和透镜直接填充了水，数值孔径可以高达 1.35。入射光透过掩模后发生衍射，有多少衍射束能够被投影透镜收集在晶圆表面成像是与投影透镜的大小密切相关的。透镜直径越大(即 NA 越大)，收集的衍射束就越多，成像的分辨率就越高。表 1.2 列出了光刻机波长减小和数值孔径增大的历史数据，及其对应分辨率(半周期线宽)。除了波长和透镜的数值孔径，光刻系统分辨率的提高还可以通过优化工艺参数来实现。例如，光照条件的设置、掩模版的设计和光刻胶的工艺。这些工艺因素对分辨率的影响都包括在 k_1 因子中，因此 k_1 又被称为工艺因子。

表 1.2 光刻机波长减小和数值孔径增大的历史数据^[7]

年份	分辨率/nm (hp)	波长/nm	数值孔径/NA
1986	1200	436	0.39
1988	800	436/365	0.44
1991	500	365	0.50
1994	350	365/248	0.56
1997	250	248	0.62
1999	180	248	0.67
2001	130	248	0.70
2003	90	248/193	0.75/0.85
2005	65	193	0.93

续表

年份	分辨率/nm (hp)	波长/nm	数值孔径/NA
2007	45	193	1.20
2009	38	193	1.35
2010	27	13.5	0.25
2012	22	13.5	0.33
2013	16	13.5	0.33

在已知设计图形尺寸的情况下， k_1 因子可以被用来粗略地评估光刻工艺的困难度以及需要什么样的光刻机。较大的 k_1 因子意味着光刻工艺控制相对容易，工艺的良率 (yield) 较高。在批量生产时，为了保证足够的工艺稳定性，一般要求 k_1 大于 0.30。在理论上， k_1 不可能小于 0.25^[6]。 k_1 介于 0.25 和 0.30 之间时，光刻的工艺窗口 (process window) 很小，一般需要分辨率增强技术 (resolution enhancement techniques, RET)。这种小 k_1 因子的情况通常会出现在工艺的早期研发阶段，例如，0.85NA 的 ArF 光刻机用于 90nm 节点产品的批量生产，其对应的 $k_1 = 0.396$ 。同时它也用于 65nm 节点工艺的研发，其对应的 $k_1 = 0.286$ 。一旦 0.93NA 的光刻机出现，65nm 的光刻工艺就会被转移到新的光刻机上去，直至批量生产。这种研发模式已经被业界广泛接受^[8]，其优点是保证最先进的机台首先被用于先进产品的批量生产，昂贵的光刻机能尽快为集成电路生产创造价值。图 1.6 给出了 k_1 的历史发展数据，图中 k_1 的计算是与同一时间的技术节点相关联的。

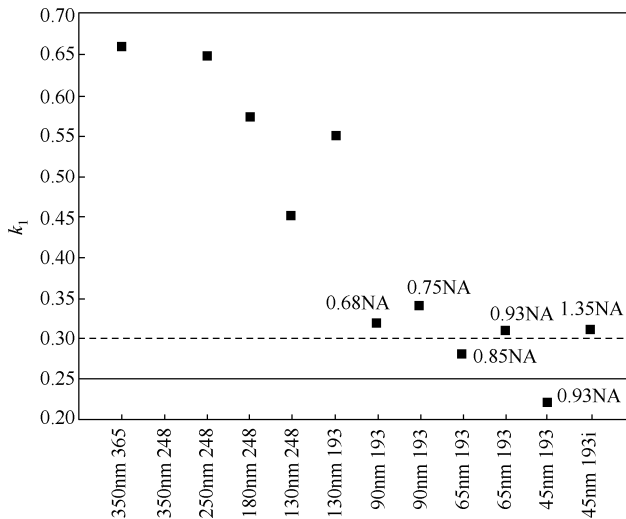


图 1.6 k_1 因子的历史发展数据

分辨率增强技术是指对掩模和光照系统做改进，以增强在晶圆上成像的分辨率。分辨率增强技术包括对掩模上的图形进行邻近效应修正 (optical proximity correction,

OPC) 和添加亚分辨率的辅助图形 (sub-resolution assistant feature, SRAF), 使用具有相移的掩模 (phase-shift mask, PSM), 以及使用离轴照明 (off-axis illumination, OAI)。随着光刻技术的发展, 分辨率增强技术的内涵和外延都在不断增大, 各种新型增强技术不断被提出并用于生产实际, 例如, 在 20nm 节点开始投入使用的像素式光照。表 1.3 列出了一些典型的分辨率增强技术。

表 1.3 一些典型的分辨率增强技术

技术名称	应用位置	分辨率(k_1)	意义
OPC	掩模版	0.5	改善工艺窗口, 可与任意其他 RET 技术配合使用
OAI	照明系统	0.25	为特定周期图形提供最优的照明角度
Attenuated PSM	掩模版	0.5(传统照明下) 0.25(离轴照明下)	利用干涉效应改善成像保真度; 改善 OAI 的曝光宽容度
SRAF	掩模版	0.5(传统照明下) 0.25(离轴照明下)	扩大适用于某种 OAI 的周期图形范围; 降低掩模图形对像差的敏感度
Alternating PSM	掩模版	0.25	利用干涉效应提高成像保真度, 可将分辨率提高一倍

1.4.2 聚焦深度

聚焦深度 (depth-of-focus, DOF) 是另一个衡量曝光工艺窗口的重要参数, 它标志了曝光系统成像的质量和晶圆表面位置的关系。在聚焦深度范围之内, 曝光成像的质量是可以保证的。经过许多工艺处理后, 晶圆表面一般是不平整的, 会有各种图形和结构。即使现代工艺添加了化学研磨技术 (chemical mechanical planarization, CMP), 这种表面不平整度仍然存在。因此, 曝光时的聚焦深度必须要远大于晶圆表面的不平整度, 只有这样才能保证光刻工艺的良率。

为了简化计算, 这里我们只考虑来自掩模版的第 0 级和第 1 级衍射光通过投影透镜在晶圆上成像 (见图 1.4)。图 1.7 是一个球形波面, 代表成像时的波前。波前聚焦于 P_0 , 即 R_0P_0 (第 0 级衍射光) = RP_0 (第 1 级衍射光)。在非聚焦点 P , 第 0 级衍射光和第 1 级衍射光之间的光程是不同的, 即 $R_0P \neq RP$ 。因此光线到达 P 时的相位是不同的, 导致成像模糊。假设 $P_0P = \delta$ (晶圆表面偏离最佳聚焦点的距离), 两束光的光程差 (optical path difference, OPD) 为

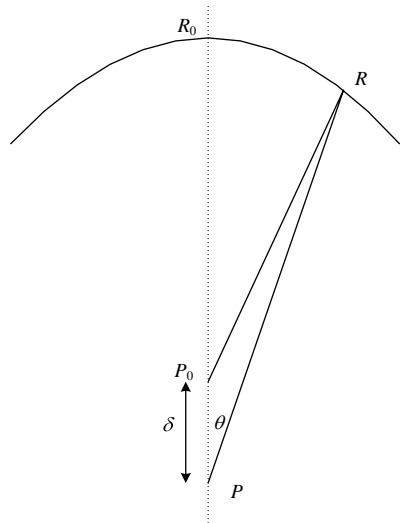


图 1.7 球形波面的光程计算
 P_0 是波面的聚焦点, 即 $R_0P_0=RP_0$

$$OPD = R_0P - RP = \delta - (RP - RP_0) \approx \delta(1 - \cos \theta) \quad (1.2)$$

在成像时所能容忍的最大光程差是 $\lambda/4$ ，这时这两束光有 90° 的相差。聚焦深度定义为

$$\text{DOF} = 2\delta = \frac{k_2}{2} \cdot \frac{\lambda}{1 - \cos\theta} \quad (1.3)$$

式中， k_2 是一个常数因子。注意，式 (1.3) 中的 λ 是光在透镜和晶圆之间介质中的波长。在 193nm 浸没式光刻机中， $\lambda = \lambda_0/n$ ， λ_0 是真空中波长。 θ 是曝光时的入射角，可以用 NA 来表示。因此式 (1.3) 可以变化为

$$\text{DOF} = \frac{k_2}{2} \cdot \frac{\lambda_0}{n - \sqrt{n^2 - \text{NA}^2}} \quad (1.4)$$

式中， λ_0 是真空中波长， n 是透镜和晶圆之间介质的折射率。

在数值孔径比较小的情况下 ($\sin\theta \ll 1$)，我们可以使用近轴近似 (paraxial approximation)。在近轴的情况下， $\sin\theta \approx \theta$ ，式 (1.4) 可以简化成

$$\text{DOF} = k_2 \cdot \frac{n\lambda}{\text{NA}^2} = k_2 \cdot \frac{\lambda_0}{n \sin^2\theta} \quad (1.5)$$

光照条件、掩模、光刻胶对聚焦深度的影响包括在因子 k_2 中。即使有相同的 NA 与 λ ，聚焦深度也可以通过使用离轴光照来增大。

从式 (1.1) 可以看出，波长的减小可以提高曝光系统的分辨率。但是，波长的减小又会导致聚焦深度变小。分辨率的提高和聚焦深度的增大似乎是矛盾的，这个问题一直困扰着光刻界。193nm 浸没式光刻的引入改变了这一趋势。与 193nm “干” 光刻机相比，浸没式光刻不仅提高了分辨率而且增大了聚焦深度。

假设 193nm “干” 光刻机和 “湿” 光刻机的 NA 及 k_2 因子是相同的。由式 (1.5) 可以计算出它们的聚焦深度之比为

$$\frac{\text{DOF}_{193i}}{\text{DOF}_{\text{dry}}} = \frac{1 - \sqrt{1 - \text{NA}^2}}{n - \sqrt{n^2 - \text{NA}^2}} = \frac{1 - \sqrt{1 - \text{NA}^2}}{n[1 - \sqrt{1 - (\text{NA}/n)^2}]} \quad (1.6)$$

对式 (1.6) 做数值计算发现，浸没式的聚焦深度大约是 “干” 式的 1.44 倍。这种聚焦深度的改善对于小尺寸图形的曝光尤为明显^[7]。例如，文献[9]分别使用了 0.75NA 的 193nm 光刻机和 0.75NA 的 193nm 浸没式光刻机来曝光 90nm 1:1 的密集线条。浸没式的焦深大约是 “干” 式曝光的 1.4~1.5 倍。

在实际光刻工艺中，焦深一般是通过测量曝光聚焦-能量矩阵 (focus-energy matrix, FEM) 数据来确定的 (参见 1.6 节)。在 32nm 技术节点以下，掩模的三维效应 (mask 3D effect) 越来越明显。掩模的三维效应导致同一掩模上不同尺寸图形之间的最佳聚焦值不一样，例如，密集线条与独立线条的最佳聚焦值之间有一个偏差。这就要求曝光系统必须保证掩模上所有的图形都在聚焦范围之内，即曝光系统必须有足够的聚焦深度。